

CLIPPEDIMAGE= JP406181829A  
PAT-NO: JP406181829A  
DOCUMENT-IDENTIFIER: JP 06181829 A  
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE

PUBN-DATE: May 31, 1994

INVENTOR-INFORMATION:

NAME  
KAWASAWA, OSAMU

ASSIGNEE-INFORMATION:

NAME	COUNTRY
KAWASAKI STEEL CORP	N/A

APPL-NO: JPC4294094  
APPL-DATE: November 2, 1992

INT-CL(IPC): H01L029/784; H01L021/265 ; H01L021/336  
US-CL-CURRENT: 257/410

ABSTRACT:

PURPOSE: To prevent penetration of boron where boron is diffused into a silicon substrate via a gate insulation film from a polysilicon film by performing ion implantation of nitrogen atom to silicon oxynitride film or the interface between the silicon nitride and oxide film and the silicon substrate.

CONSTITUTION: Silicon oxynitride film 2 is formed on a silicon substrate 1. Then, nitrogen atom 3 is ion-implanted onto the film, thus introducing nitrogen atom into the silicon nitride and oxide film or an area near the interface between the silicon oxynitride film and the silicon substrate and hence suppressing penetration of boron. Finally, polysilicon film 4 is formed on the silicon oxynitride film, boron B<SP>+</SP> is ion-implanted for forming a gate electrode, and patterning is made, thus completing a semiconductor device through a desired process.

COPYRIGHT: (C)1994,JPC&Japic

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 ( A )

(11)特許出願公開番号

特開平6-151829

(43)公開日 平成6年(1994)5月31日

(51)Int.Cl.<sup>3</sup>

識別記号

片内整理番号

F I

技術表示箇所

H 0 1 L 29/784

21/265

21/336

7377-4M

H 0 1 L 29/ 78

3 0 1 G

8617-4M

21/ 265

P

審査請求 未請求 請求項の数1(全 4 頁) 最終頁に続く

(21)出願番号 特願平4-294094

(71)出願人 000001258

川崎製鉄株式会社

(22)出願日 平成4年(1992)11月2日

兵庫県神戸市中央区北本町通1丁目1番28号

(72)発明者 唐澤 修

千葉県千葉市中央区川崎町1番地 川崎製鉄株式会社技術研究本部内

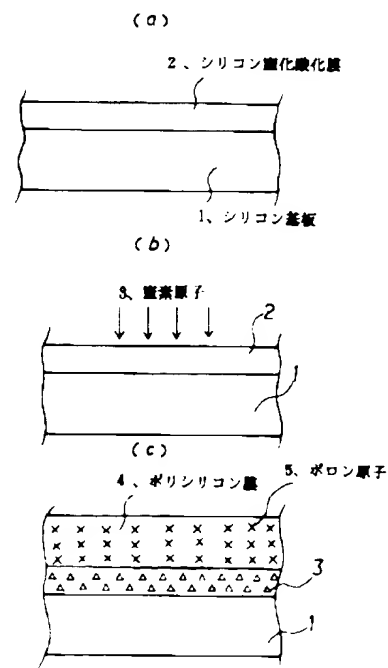
(74)代理人 弁理士 小林 英一

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】 抵抗加熱炉で形成されたシリコン窒化酸化膜を絶縁膜として用い、その膜上にゲート電極を形成する半導体装置において、ポリシリコン膜からゲート絶縁膜を介してボロンがシリコン基板中に拡散する、いわゆるボロンの突き抜けを防止する。

【構成】 シリコン窒化酸化膜、またはシリコン窒化酸化膜とシリコン基板との界面に窒素原子をイオン注入する。



1

## 【特許請求の範囲】

【請求項1】 シリコン基板上に抵抗加熱炉で形成されたシリコン窒化酸化膜をゲート絶縁膜として用い、当該膜上にゲート電極を形成する半導体装置の製造方法において、シリコン窒化酸化膜、またはシリコン窒化酸化膜とシリコン基板との界面に窒素原子をイオン注入することを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体装置の製造方法に関し、詳しくは、シリコン窒化酸化膜をゲート絶縁膜にもち、かつ多結晶シリコン膜にボロン原子などのP型不純物をイオン注入法により導入したP<sup>+</sup>ポリシリコンゲート電極をもったトランジスタの製造方法に関する。

## 【0002】

【従来の技術】NMOSにはN<sup>+</sup>ポリシリコン、PMOSにはP<sup>+</sup>ポリシリコンをゲート電極として用いるデュアル構造がデープサブミクロン領域のCMOSのゲート構造として有力視されている。PMOSはチャネルがサーフェイス型に変わり優れたショートチャネル効果やターンオフ特性を示す。しかし、このデュアルゲートCMOSをスケールダウンするために解決しなければならない最大の課題はP<sup>+</sup>ポリシリコンからゲート絶縁膜を介してボロンがシリコン基板中に拡散する「ボロンの突き抜け」（以下突き抜けと略す）である。

【0003】この突き抜けが起こると、シリコン基板表面の不純物濃度が変化し、PMOSトランジスタの閾値電圧が変動する。さらに突き抜けが大きい場合はハンスルーが生じる。このように突き抜けはトランジスタ動作に重大な変化をもたらす。従来、ボロン原子のイオン注入時の注入エネルギーを調整したり、ゲート絶縁膜の膜厚や膜質の調整によってこの突き抜けを防止している。しかし、デープサブミクロンではゲート絶縁膜が10nm以下となり、従来から用いられている熱酸化膜では防止能力が不十分となっている。そこで近年シリコン窒化酸化膜という新しいゲート絶縁膜が開発されている。

## 【0004】

【発明が解決しようとする課題】前記シリコン窒化酸化膜中の窒素濃度はゲート絶縁膜の電気特性を大きく左右する。窒素濃度が極端に高い場合には、その後の熱処理により固定電荷が増えたり不安定化するという問題があった。一方、窒素濃度が低い場合には、突き抜けの防止効果が実用上なかったり、バラツキが大きくなり突き抜けをおこすという問題があった。

【0005】また、シリコン窒化酸化膜の形成方法としては、従来からある抵抗加熱炉でシリコン基板上に形成した熱酸化膜の一部をNH<sub>3</sub>雰囲気中で窒化または窒化酸化する方法が一般的である。また、近年抵抗加熱炉を使わずRTP（Rapid Thermal Process）法により、酸化膜

2

を形成した後でNH<sub>3</sub>雰囲気などで酸化膜の一部を窒化して形成する方法も開発されている。さらに上記方法に加えてシリコン窒化酸化膜を再度酸化する方法も用いられている。これらの方法は窒化時に取り込まれる水素原子の濃度をも考慮しなければならない。水素濃度が大きいと初期の界面準位の増加や、電流ストレス後の界面準位の増加などの問題を生じる。

【0006】NH<sub>3</sub>を用いた酸窒化は、窒素濃度と水素濃度の両方の制御という点でゲート絶縁膜形成が複雑化したり、あるいは前記ボロンの突き抜け防止に起因する制御のためプロセスマージンが大きくとれないという問題があった。本発明は、前述の問題にかんがみて、シリコン窒化酸化膜中またはシリコン窒化酸化膜とシリコン基板との界面に窒素原子をイオン注入法により導入しシリコン窒化酸化膜中の窒素濃度を成膜時のそれよりも高める。これにより突き抜けを抑制できかつ電気特性に優れたシリコン窒化酸化膜の形成方法を提供するためになされたものである。

## 【0007】

【課題を解決するための手段】本発明は、シリコン基板上に抵抗加熱炉で形成されたシリコン窒化酸化膜をゲート絶縁膜として用い、当該膜上にゲート電極を形成する半導体装置の製造方法において、シリコン窒化酸化膜、またはシリコン窒化酸化膜とシリコン基板との界面に窒素原子をイオン注入することを特徴とする半導体装置の製造方法である。

## 【0008】

【作用】本発明によれば、シリコン窒化酸化膜またはシリコン窒化酸化膜とシリコン基板との界面に窒素原子をイオン注入法により導入し、当該領域の窒素濃度を成膜時のシリコン窒化酸化膜の窒素濃度に比べて高め、この窒素原子の存在によって前記シリコン窒化膜上に形成された（ボロン）ドーフトポリシリコン膜からのボロンの突き抜けを抑制することができる。

【0009】ボロンの突き抜けを抑制する窒素原子量の一部をイオン注入法により得るため、窒化時にとり込む窒素量を減らすことができ、NH<sub>3</sub>雰囲気などを用いて行う従来方法において窒化の程度を低く抑えることができる。これにともなって窒化中に取り込まれてしまう水素原子の導入量を減らすことができるので、固定電荷の発生や不安定化、界面準位の増大などを防止することができる。電気的特性の優れたゲート絶縁膜を得ることができる。

【0010】イオン注入された窒素原子は、L-Si-テバース形成のその後の熱履歴により活性化したり、膜中のネットワークに取り込まれたりして突き抜け防止能力を発生するが、必要に応じてイオン注入直後やポリシリコン膜形成直後に熱処理を加えて防止能力を発生させてもよい。

## 【0011】

3

【実施例】本発明に係る実施例を図1に従って説明する。図1は、本発明の実施例に係る半導体装置の製造方法を示す一部説明断面図である。図1(a)に示す工程では、抵抗加熱による熱酸化法と熱窒化法により、シリコン基板1上に膜厚が80~100 Å程度のシリコン窒化酸化膜2を形成する。次に図1(b)に示す工程では、図1(a)に示す工程で得た膜上から窒素原子3をエネルギー4~8 keV、ドーズ量 $2 \sim 5 \times 10^{15} \text{ cm}^{-2}$ 程度でイオン注入する。このようにすることで、シリコン窒化酸化膜、またはシリコン窒化酸化膜とシリコン基板との界面付近に窒素原子を導入することができ、ボロンの突き抜けを抑制することができる。窒素原子のエネルギーやドーズ量は、ゲート絶縁膜の膜厚や要求されるトランジスタ特性(例えば $V_{th}$ の値)によって、さらには後述するポリシリコン膜厚やボロンのドーズ量で変化することはいうまでもない。

【0012】最後に図1(c)に示す工程では、シリコン窒化酸化膜上にポリシリコン膜4を1000~2500 Å程度形成し、イオン注入法によりボロンB<sup>+</sup>またはBF<sub>3</sub><sup>+</sup>などをドーズ量 $3 \sim 8 \times 10^{15} \text{ cm}^{-2}$ 程度イオン注入してゲート電極を形成した。その後ハターニングを行い、さらに所望の工程(熱処理を含む)を行い半導体装置を完成する。

【0013】図2に、本実施例と従来例との容量-電圧特性図を示した。図2は、P+ポリシリコンゲート電極をもった試料を用いたときの容量-電圧特性図であるが、A(実施例)は、ゲート絶縁膜がシリコン窒化酸化膜であり、シリコン窒化酸化膜、または窒化酸化膜とシリコン基板との界面に窒素原子をイオン注入した場合であり、B(従来例1)は、ゲート絶縁膜が窒化酸化膜である場合、C(従来例2)は、ゲート絶縁膜が酸化膜である場合である(基板はP型)。この特性図から、本実施例ではホロンドフトポリシリコン膜からのボロンの

4

突き抜けを抑制できたことがあらわである。

【0014】なお、シリコン酸化窒化膜形成に関しては、①シリコン基板に酸素や水素気雰囲気中で熱酸化膜を形成し、その後NH<sub>3</sub>雰囲気中で上記酸化膜の一部を熱窒化する製造法が一般的であるが、②亜酸化窒素(N<sub>2</sub>O)を用いてシリコン基板上に直接シリコン窒化酸化膜を形成する方法や、③熱酸化法による酸化膜形成後、亜酸化窒素で当該膜を一部窒化してもよい。亜酸化窒素を用いた前述②、③の2方法と、本発明の窒素原子をイオン注入法により導入する方法を合わせて用いれば、さらに特性の優れた半導体装置をえることができる。

【0015】

【発明の効果】本発明は、シリコン基板上に形成したシリコン窒化酸化膜、またはシリコン窒化酸化膜とシリコン基板との界面にイオン注入法により窒素原子を導入し、これをもって成膜時よりも窒素濃度を高めることにより、上部のボロンドフトポリシリコン膜からのボロンの突き抜けを抑制することができるようになった。

【0016】またイオン注入法による窒素原子の導入により、膜中水素濃度と無関係に窒素濃度を決定することができ、水素濃度を低く抑さえ、窒素濃度を高くすることもでき、水素に起因する界面準位なども低く抑えることが可能となった。

【図面の簡単な説明】

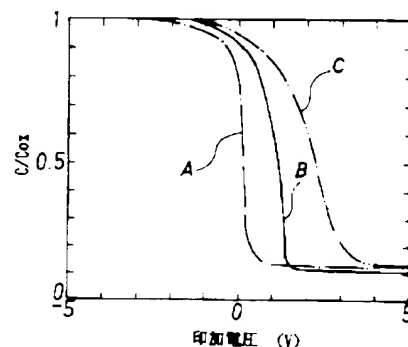
【図1】本実施例に係る半導体装置の製造方法を示す説明断面図である。

【図2】本実施例と従来例の容量-電圧特性図である。

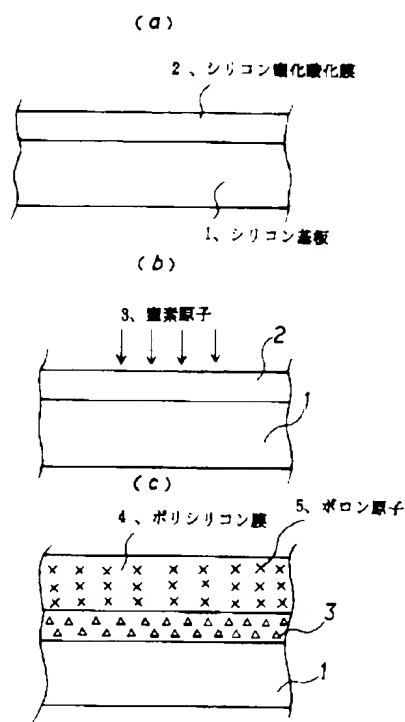
【符号の説明】

- 1 シリコン基板
- 2 シリコン窒化酸化膜
- 3 窒素原子
- 4 ポリシリコン膜
- 5 ボロン原子

【図2】



【図1】



フロントページの続き

(51)Int.Cl.

識別記号

庁内整理番号  
7377-4M

F I

H 0 1 L 29/78

技術表示箇所

3 0 1 P